

WITOLD MACHOWSKI  
**Niskonapięciowe układy analogowe  
bazujące na inwerterach CMOS  
w scalonych systemach VLSI**

## **Streszczenie**

Jednym ze stałych i ciągle aktualnych wyzwań stojących przed projektantami analogowych układów scalonych mających stanowić bloki funkcjonalne mieszano-sygnalowych układów scalonych o dużej skali scalenia (ang. VLSI) jest dostosowanie struktur układowych części analogowej systemów CMOS do niskich i stale zmniejszanych napięć zasilających część cyfrową systemu. Czynniki ten w połączeniu z silnym naciskiem na redukcję mocy i zwiększanie częstotliwości pracy powodują, że znane od lat techniki realizacji wielu bloków analogowych stają się mało atrakcyjne i potrzebny jest rozwój nowych rozwiązań układowych. W szczególności widać to na przykładzie filtrów. Klasyczne filtry analogowe o działaniu ciągłym, pomimo znacznych postępów w zakresie filtrów cyfrowych oraz filtrów analogowych w czasie dyskretnym (techniki przełączanych pojemności i przełączanych prądów), są nadal trudno zastępowalne w niektórych zastosowaniach (np. filtry antyaliasingowe w wielu aplikacjach). Dzięki temu cieszą się niesłabnącym zainteresowaniem, co znajduje swoje odzwierciedlenie w stale rozwijającej się literaturze przedmiotu.

Z drugiej strony niektóre prognozy rozwoju technologii CMOS (tzw. *Technology Roadmaps*) z końca lat dziewięćdziesiątych i początku dwutysięcznych rysowały dość unikalne jakościowo scenariusze bilansu napięciowego dla przyszłościowych (z tamtej perspektywy) technologii CMOS. Bezprecedensowe zjawisko miało polegać na zacieśnieniu się różnicy pomiędzy dopuszczalnym napięciem zasilającym a napięciami progowymi tranzystorów n- i p-MOS, nie tyle w sensie wartości bezwzględnych, co wzajemnych relacji. Po raz pierwszy przewidywano wtedy rychłe zmniejszenie się wspomnianego stosunku napięć poniżej 4, a nawet w dalszej perspektywie 3. Miałoby to ogromne znaczenie w odniesieniu do klasycznych architektur analogowych układów CMOS, w których najczęściej występują stosy 3, a czasami 4 lub więcej tranzystorów pomiędzy szynami zasilającymi i które powinny pracować w obszarach nasycenia. W takich warunkach generalna rekomendacja ograniczania liczby tranzystorów pomiędzy szynami zasilającymi prowadziła by niejako w sposób naturalny do architektur zawierających stosy dwutranzystorowe, z których najpopularniejszą jest szeroko znana z techniki cyfrowej struktura inwertera CMOS.

Praca poświęcona jest w całości problematyce układów bazujących na inwerterach CMOS (rozumiejąc pod tym pojęciem także pokrewne struktury o podobnych wymaganiach napięciowych) w zastosowaniach analogowych. Podstawową wykorzystywaną cechą układową inwertera CMOS jest tu niskie napięcie zasilające, choć w początkowych rozdziałach przedyskutowano wszystkie unikalne własności tego bloku. Dokonano obszernego przeglądu literatury, w którym eksponowana jest rola inwertera w układzie. Przedstawiono własne, oryginalne opracowania szerokiego zestawu liniowych i nieliniowych bloków funkcjonalnych, zrealizowanych w oparciu o podstawowe, rekonfigurowane struktury inwerterów CMOS. W oparciu o nie zrealizowano między innymi jedyny znany dotychczas

czterocwiartkowy układ mnożący, bazujący na inwerterach CMOS oraz filtr o działaniu ciągłym, z ekstremalnie niskim napięciem zasilającym, w którym tranzystory inwerterów CMOS pracują w obszarach słabej inwersji. Można stwierdzić, że niemal każdy liniowy bądź nieliniowy analogowy blok funkcjonalny może być zrealizowany w oparciu o inwerty CMOS.

Przeprowadzono analizę porównawczą i ocenę wybranych parametrów projektowanych układów analogowych bazujących na inwerterach CMOS, ze szczególnym uwzględnieniem liniowości, zakresów dynamicznych sygnałów wyjściowych, tłumienia sygnałów wspólnych, tłumienia zmian napięć zasilających, mocy rozpraszanej w układzie, charakterystyk częstotliwościowych i szumowych.

Stosowność tych bloków została potwierdzona bądź szczegółowymi symulacjami układowymi, bądź zweryfikowana eksperymentalnie w różnych dostępnych za pośrednictwem EUROPRACTICE technologiach CMOS.

Rozwój mikroelektroniki, jaki dokonał się w ciągu ostatniego dziesięciolecia nie przebiegał zgodnie z pierwotnymi przewidywaniami (zwłaszcza w interesującym nas zakresie relacji napięć progowych i napięcia zasilającego), zatem opracowane architektury nie są jedynymi układami analogowymi zdolnymi do pracy w obecnie dostępnych technologiach, tym niemniej symulacyjne i eksperymentalne potwierdzenie przydatności omawianego podejścia do syntezy układów analogowych może być interesujące z poznawczego punktu widzenia, a także w aspekcie pożądanej unifikacji metod i narzędzi automatycznego projektowania (EDA) złożonych układów analogowo-cyfrowych CMOS VLSI, czyli tak zwanych układów *mixed-signal*.

WITOLD MACHOWSKI

**Low voltage analog circuits based on CMOS inverters  
in VLSI systems**

**Summary**

One of the most important challenges for a designer of analog functional blocks dedicated for mixed-signal CMOS VLSI ICs is adjusting the architecture of analog part to low and steadily shrinking supply voltages of the digital part. Together with strong emphasis on power reduction and widening the operating frequency causes that well established circuit techniques become obsolete and the development of new implementations is needed. It is especially apparent for filters. Despite tremendous progress in DSP as well as in discrete-time filters (SC and SI techniques) conventional continuous-time filters are still not substitutable in certain applications (like anti-aliasing filters). Therefore CT filters enjoy constant interest visible in the literature of the subject.

On the other hand, some predictions published in Technology Roadmaps from late 90's and early 00's wrote qualitatively new scenarios for the voltage budget of future (from those perspective) CMOS technologies. The unique and unprecedented position would have been the lowering of the difference between the allowed supply voltage and threshold voltages of single n- or p-MOSFETs. Moreover, expressed not in terms of absolute values, but their ratios. For the very first time the designer was supposed to face with the aforementioned ratio being less than 4 and maybe also less than 3. It would have had a great impact on classical CMOS implementations since they usually utilize stack of 4, sometimes even more transistors in saturation. In such circumstances the general recommendation for avoiding or at least limiting the transistor stacking between the supply rails, as the natural consequence would lead to the ultimate limit of two transistor stacks – with the CMOS inverter – very well known from digital CMOS circuits.

This monograph is focused entirely on the issue of CMOS inverter (with some terminology extension including also inverter-related structures) based blocks in analog implementations. The most important and embraced circuit feature of CMOS inverter is a low supply voltage suitability, however in preliminary chapters other unique characteristics of this circuit are discussed in detail. A proprietary linear as well non-linear circuit architectures employing basic or slightly modified inverter structures have been proposed. Among others there is a novel, and single so far, four quadrant analog multiplier based entirely on CMOS inverters. Another example is an analog filter based on specific CMOS inverter working in weak inversion (with this solution audio range is obtained using single CMOS chip without any external elements). Using inverter based blocks almost arbitrary linear or non-linear analog signal processing can be implemented.

A comparative analysis of important functional parameters including linearity, output dynamic range, frequency response and noise spectrum has also been presented.

Functionality as well as manufacturability of the aforementioned blocks have been confirmed either by detailed circuit simulations or experimentally verified in various CMOS technologies available via EURO PRACTICE.

The microelectronics during the last decade evolved in the way somewhat different than that provided by previous predictions (especially in considered supply to threshold voltage ratio context), so the presented circuit architectures are not the only ones which are suitable for today's CMOS. However, simulation as well as experimental results presented in this monograph confirming the usability of the described approach to analog circuit synthesis might be interesting from the cognitive point of view and attractive also in context of a desired unification of EDA tools dedicated for mixed-signal (i.e. both analog and digital) CMOS VLSIs.